



Li Zhang
張 利
(株)東芝研究開発センター
LSI基盤技術ラボラトリー
主任研究員
工学博士



Masayasu Nishizawa
西澤 正泰
(独)産業技術総合研究所
原子スケール計測・制御技術研
究チーム
テクニカルスタッフ
工学博士

=====

第2回計測分析技術サロンのテーマは、“SPMによる不純物の2次元分布評価の現状と将来性”というテーマでお話をお聞きしたいと考えています。

皆さん御存知のようにITRS (International Technology Roadmap for Semiconductors) 2009にはデバイスの微細化のトレンドに従い、図1に示すようにソース/ドレインエクステンション部の深さは、10 nm以下になろうとしており、接合深さの評価はもちろんのこと、実デバイス構造を用いてゲート下部のどこまで不純物(ドーパント)が拡散しているのかを評価する技術が切望されています。現在提案されている不純物の2次元分布の評価技術のうち比較的空間分解能が高い結果を報告しているのは、SPMをベースにする走査型拡がり抵抗顕微鏡法(SSRM : Scanning Spreading Resistance Microscopy)とSTM (Scanning Tunneling Microscopy)です。これらの手法で得

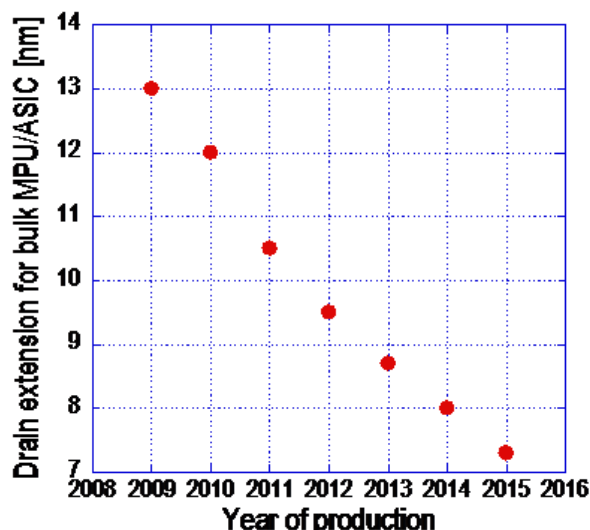


図1. ITRS2009に記載されているドレインエクステンションのスケーリングトレンド。

られる空間分解能は、ともに1 nm以下とされています。本法以上の空間分解能でドーパントの2次元分布を測定した結果が報告されている評価手法は3D(3次元)-アトムプローブと球面収差を補正を行ったSTEM-HAADF (Scanning Transmission Electron Microscopy - High Angle Annular Dark Field)があるかと思えます。[1]

今回は、LSIの製造現場でこれらの評価技術を応用する事を念頭に、測定の原理から、各々の評価技術の特徴と使い分け方法、将来への可能性について解説して頂きたいと考えています。今回お話を伺う先生は、張利(Li Zhang)氏[東芝研究開発センター](SSRM)と西澤正泰氏[産業技術総合研究所](STM)です。両氏の代表的な研究成果は、参考資料[3][4][5][6]にまとめおきました。

=====

はじめまして。

今回はお忙しい中、つくば半導体コンソーシアムの計測分析技術交流広場の編集委員会の企画(分析サロン)に賛同して頂き、ありがとうございます。今回は、“SPMによる不純物の2次元分布評価の現状と将来性”という計測分析技術交流広場内の掲示板アクセス状況から、多くの方が高い関心を示していると思われるテーマを取り上げさせて頂きました。私自身、専門分野が電子分光ですので、今回のSPMによる不純物の2次元分布の評価に関しては素人です。そんな素人から見てSPMを使うと不純物の2次元分布を可視化できることは判るのですが、それらを目的に応じてどのように使い分けるのが賢明かについて、実はよく理解できていません。今回は専門家ではないプロセスエンジニアの疑問に答えて頂くべく、不純物の2次元評価技術の現状と将来性に関して、教授いただけ

るのではないかと思います。楽しみにしています。よろしくお願いいたします。

早速ですが、まずSSRMやSTMで不純物分布を測定する原理について御教授いただけますでしょうか。つまり、どのような情報を元に不純物の2次元分布を構築しているのか簡単に教えてください。

まずは、SSRMIによって不純物のプロファイルが得られる原理について張さんよろしくお願いいたします。

張

東芝研究開発センターの張(Zhang)です。計測分析技術サロンにお招きいただき、ありがとうございます。私は2005年からSSRM技術に携わっています。これまで、シリコンデバイスにおける不純物キャリア評価技術を主な研究開発テーマとしていることから、シリコンデバイスのキャリア評価技術についてご紹介致します。

SSRMは、SPMファミリーの一員で、具体的にはConductive Atomic Force Microscopy (C-AFM, 導電型AFM)の一種です。SSRMの原理を理解するため、まずは

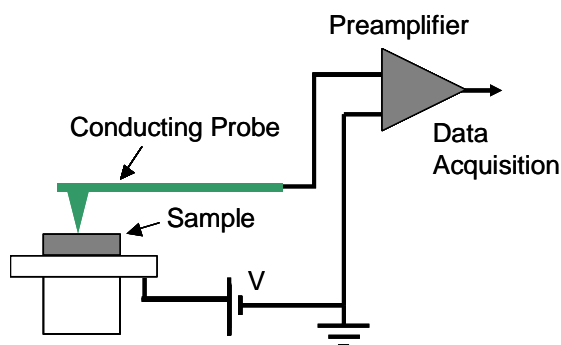


図2. CAFM測定概念図。

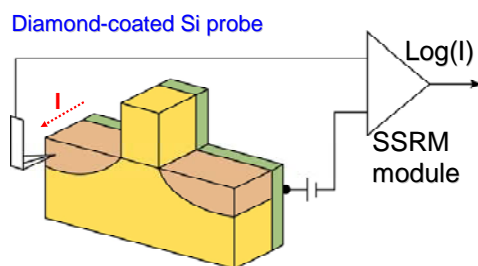


図3. SSRM測定概念図。

$$\begin{array}{|l} R = \rho/4a \quad \textcircled{1} \\ \rho \sim 1/N \quad \textcircled{2} \end{array} \Rightarrow I \sim N$$

図4. SSRMの測定原理を表す関係式。

導電型AFMの原理を簡単にご説明します。図2に示すように、導電型AFMは、コンタクトモードのAFMを基本としており、外部電圧印加回路、導電性プローブと電流アンプより構成されています。コンタクトモードAFMのフィードバック制御回路を利用してトポグラフィ像を取得しながら、試料と導電性プローブとの間にバイアス電圧を印加して電流マッピング像を測定します。こうしてトポグラフィ像と同時に試料の局所的電流分布像が得ることができ、これが抵抗分布像に対応します。

次に、SSRMの測定原理を簡単にご説明します。図3はSSRMを用いたMOSFETデバイス断面における不純物キャリア評価法の概念図です。SSRM技術をマクロ的な視点から見ると、拡がり抵抗のAFMバージョンとも言えます。図4の式①に表すように、半導体の拡がり抵抗値Rは抵抗率 ρ に比例し、接触半径aに反比例します。また、抵抗率 ρ は不純物キャリア濃度Nと移動度の積に反比例します。移動度がほぼ一定と仮定した場合、式②のように、「抵抗率 ρ はキャリア濃度Nに反比例し、電流値Iはキャリア濃度Nに比例する」ことがわかります。

SSRMでは、電流がキャリア濃度にほぼ比例しているため、プローブと試料との間に一定のバイアスを印加することによる2次元電流分布像から直接的にキャリア濃度の2次元分布を得ることができます。また、幅広い範囲で抵抗値を測定できるので幅広いダイナミックレンジでキャリア濃度を測定することができます。

SSRMは導電性AFMに対して、三つの特徴があります。1つ目は電流アンプにログアンプを用いることです。これにより、幅広い抵抗領域の測定をカバーするためです。2つ目はプローブと試料間の接触圧(ロード)が強いことです。これは良好なコンタクトを取るためです。プローブ先端と試料との間はポイントコンタクト(ナノコンタクト)となりますので、できるだけオーミックライクなコンタクトが望ましいのです。強い接触圧のもとで測定を行なうため、プローブの磨耗が無視できず、磨耗に強い導電性プローブが必要になります。シリコン系の試料を測定する場合は、通常市販のダイヤモンドコーティングのシリコンプローブが使われています。三つ目は断面プロファイルを測定することです。SSRMはデバイス断面を走査することにより、試料内部のナノスケールにおける抵抗分布を精査することができます。そこで、ナノスケールにおいて平坦な断面試料を作製する必要があります。図5に、機械研磨法を用いた試料作製からSSRM測定までのフローチャート及び断面試料の模式図を示します。ナノスケールにおいて平坦な断面試料作製を行うことが鮮明な像を得ることの前提条件です。

SSRM測定フローチャート

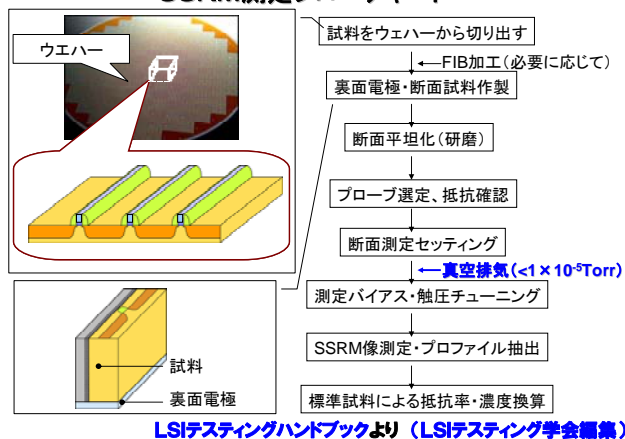


図5. SSRM測定フローチャート及び断面試料模式図。

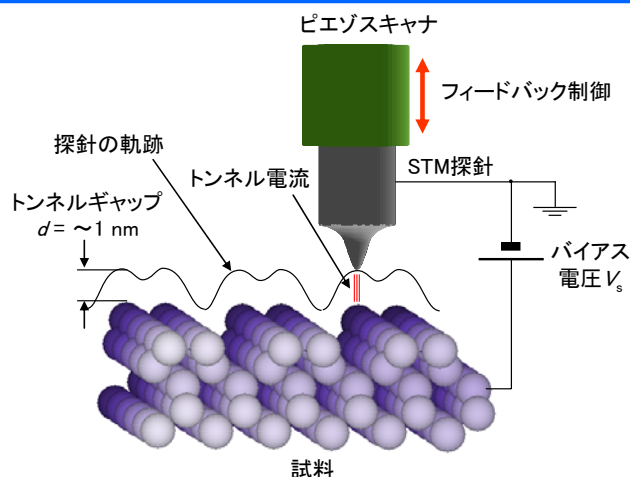


図6. STMの原理図。

=====

張さん、丁寧に原理を説明して頂きありがとうございました。

SSRMでは、探針と観察試料断面の裏に形成した電極間にバイアス電圧をかけ、そこに流れる電流から抵抗を測るわけですね。そして簡単に言うと不純物の量が増えるほど抵抗が低くなるから、抵抗(電流)からキャリア濃度を推察できるということですね。

次に、STMによるドーパントの2次元分布を得る原理について西澤さん、よろしくお願いします。

西澤

ドーパント分布測定の前には、まず、STMの測定原理をおさらいしたいと思います。STMでは、先端の鋭い金属の針(探針)を導体試料の表面1 nm程度の距離に近づけ、バイアス電圧 V_s を印加します。すると、探針-試料間にトンネル電流 I_t が流れますが、このトンネル電流 I_t の値は、探針-試料間距離 d に対して非常に敏感に変化し、 d が1 Å小さくなると I_t は1桁大きくなります。そこで、 I_t を一定に保つように d を制御しながら試料表面に沿って針を走査し、針の軌跡をマッピングすると、試料表面の凹凸形状の情報が得られます(図6)。これが、いわゆる定電流モードで測定したSTMのトポグラフィック像です。STMは、個々の原子を観察できるだけの高い空間分解能を持っていますが、その理由は、探針-試料間距離 d に対してトンネル電流 I_t が非常に敏感に変化するためです。

STMでは試料表面の凹凸形状の情報が得られると述べましたが、正確には、試料表面の原子の並びがつくる凹凸形状を観察しているわけではありません。探針-試料間距離 d は、トンネル電流 I_t の流れ易さによって変化し、こ

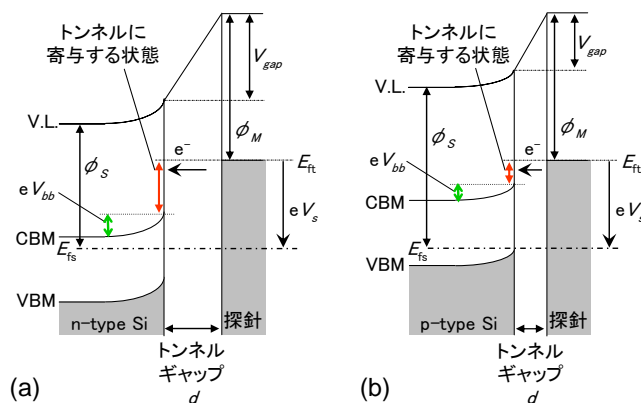


図7. 探針-トンネルギャップ-Si系のバンド図。

れは、試料表面の電子状態によって変化します。したがって、STMが観察しているものは、正確には、試料表面の電子状態ということになります。試料表面の電子状態は表面原子の配列によって決まるので、観察結果は表面原子配列を強く反映したものになる場合が多いのですが、必ずしも一致するものではありません。

ここで、トンネル電流 I_t の大きさが決まる要因を少し詳しく見ながら、STMでは表面ポテンシャルの変化を通してドーパント分布を測定している、ということを説明したいと思います。トンネル電流 I_t の流れやすさは、探針がトンネルギャップを介してシリコン基板と対向している状況における電子エネルギーバンドダイアグラム(図7)を見ると、定性的に理解することができます。STMの論文では、バイアス電圧を、探針の電圧を基準としたときに試料に印加した電圧、すなわち試料バイアス電圧 V_s として表示する 경우가多く、図の状況は、 $V_s > 0$ の状態を示しています。図7(a)は、半導体試料がn型の場合、図7(b)は、p型の場合であり、両者に同じ大きさのバイアス電圧を印加しています。さて、図6をもう一度見ていただくと、STMの探針-トン

ネルギャップ-試料の配置は、金属-絶縁体-半導体のMIS構造と同じであることがわかつています。したがって、半導体試料の表面が適切に終端されて、バンドギャップ中に表面準位を持たないような状況になっていれば、印加したバイアス電圧によって試料表面にバンドベンディングが生じ、図7に示すようなバンド図の状況が実現します。

トンネル電流 I_t は、 $V_s > 0$ の時には主に探針から伝導帯への電子のトンネリングにより、逆に $V_s < 0$ の時には価電子帯から探針への電子トンネリングにより維持され、その大きさはトンネルに寄与する状態の数によって決まります。これはすなわち、シリコン表面での伝導帯端(あるいは価電子帯端)から探針のフェルミ準位 E_{Ft} までのエネルギー差が大きいほど、大きなトンネル電流が流れるということを意味しています。図7(a), (b)を比較すると、 $V_s > 0$ の時にはp型基板表面よりもn型基板の表面の方が大きなトンネル電流が流れる、ということがお分かりになると思います。図7から明らかなように、トンネルに寄与する状態の数は、シリコン基板のフェルミ準位 E_{fs} の位置とバンドの曲がりの大きさ V_{bb} によって決まる表面ポテンシャルに依存して変化し、これはドーパント濃度によって決まります。つまり、STMは「ドーパント濃度に依存した表面ポテンシャル変化をトンネル電流の変化として検出することで、ドーパント分布を測定する」ということです。

なお、STMでトポグラフィック像を測定する場合には、トンネル電流が一定になるように探針-試料間距離 d をフィードバック制御していますので、ドーパント濃度の変化は d の変化として検出されます。一方、探針-試料間距離 d のフィードバック制御を一時的に停止し、 I_t - V_s の関係を測定する(走査トンネルスペクトロスコピー(STS)と呼びます)ことによってもドーパント濃度の情報を得ることができます。

=====

どうもありがとうございます。

探針と試料の間の距離 d が同じであれば、トンネル電流の量は、シリコン表面での伝導帯端(あるいは価電子帯

端)と探針のフェルミ準位間のエネルギー差で決まり、試料の伝導帯端(あるいは価電子帯端)は不純物の量で決まるから、トンネル電流 I_t が一定になるように d を調整して、探針の走査を行い、 d の変位を記録すれば間接的にドーパント濃度を知ることができるということですね。非常に丁寧な説明でよくわかりました。

それでは、先述のように本法が現在報告されている評価法の中で空間分解能(横方向の分解能)が高い方法のひとつであると認識していますが、他の不純物の2次元分布評価方法に対してSSRMやSTMで評価することの優位性はどこにあるのでしょうか？またSSRMやSTMが苦手なことは何だとお考えでしょうか？

まずは、張さん他の評価方法に対してSSRMの長所と短所に関する御考えをお聞かせください。

張

SSRMの最も重要な応用としてシリコンデバイス断面の2次元電荷キャリア分布の評価が挙げられます。SSRMIは高空間分解能でのキャリア濃度分布を評価する最も有力な手法と言われてきましたが、2005年までは、特製のプローブを用いなければ、分解能の高い鮮明な像は得られませんでした。また、特製のプローブを用いた場合でも、分解能が約5 nm程度に留まり、45 nm世代以降のLSIデバイスを解析するに不十分でした[2]。

そこで私達は導電性プローブと被測定試料間の電気的コンタクトに注目し、プローブと試料との間の良好なコンタクトを取ることが高分解能像を得るための必須条件であることを突き止めました。つまり、それまでの大気中での測定を改め、高真空中においてSSRM測定を行うことにしました。これによりプローブと試料との間に介在する水蒸気やコンタミネーションなどの影響を抑え、ノイズ及び接触抵抗の低減効果を確認しました[3]。図8に真空排気の有効性を示します。本法より大気中ではノイズだらけで良好な測定はできませんでしたが、真空中では高分解能・高再現性な像が得られました。つまり、真空排気はSSRM測定には極めて重要であることがわかったのです。さらに

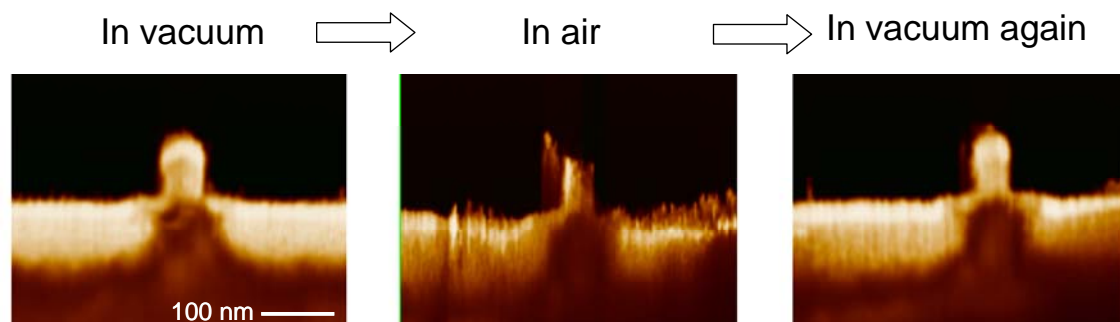


図8. 真空排気によるSSRM空間分解能向上。

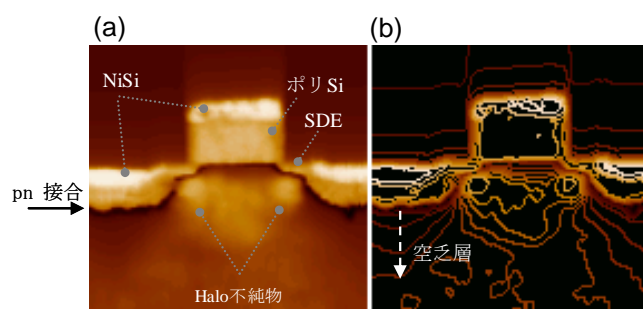


図9. (a) 極浅pn接合CMOSFETにおける高分解能SSRM像. (b) 電流contour map像.

はプローブと試料との間の接触圧力の最適化, 測定回路全体の寄生抵抗の低減など, 計測に関わるプロセス全般を最適化し, 図9(a)に示すように市販のプローブを用いて世界トップレベルの分解能SSRM像の取得に成功しました。図9(a)は, 極浅pn接合を持つトランジスタのSSRM像を示しています。図9(a)より明らかなように, 導電性の高いニッケルシリサイド(NiSi)ゲート領域, ポリシリコンゲート領域, ソース/ドレインエクステンション領域(SDE)及び短チャンネル効果を抑えるためのHalo不純物注入領域などすべての領域を高感度で識別できています。特に, 従来はほとんど検出できなかったHalo不純物キャリアの分布を細やかな濃淡で観察できることから, SSRMの高感度性が確認されました[3]。

SSRMの空間分解能評価については, シリコン材料の内部のpn接合の深さをどこまでの確度と精度で評価できるかが極めて重要な指標となります。そこで, 私達は3次元デバイスシミュレーションを用いて, プローブの先端の有効半径を変化させたときのSSRMによるpn接合深さ(X_j)を調べ, 実測pn接合深さとの比較から, 実測プローブ有効半径を見積りました。その結果, SSRM測定で得られている X_j はプローブの有効半径 a とほぼ比例することがわかり, a の増加に伴って X_j が深くなることがわかりました。実測pn接合深さが $a = 0.5 \text{ nm}$ の場合の X_j によく一致していることから, 実測SSRMの有効半径は約0.5 nmであることが確認され, 約1 nmの高い空間分解能が示されました[4][5]。

また, SSRM技術の特徴として, 他に特筆すべき点があります。それは, SSRMが測定しているのは活性化した不純物そのものではなく, 電流に直接寄与する不純物キャリアである点です。キャリアと活性化した不純物の濃度は同じですが, 空間分布の議論には注意が必要です。特に急峻な接合を取り扱う際, Debye長が無視できないため, キャリア濃度分布が急峻な不純物分布に追従できなくな

り, キャリア分布と不純物分布との間に乖離が見られます[4][5]。SSRMはその観測の有力候補のひとつになります。一方, 3D-アトムプローブは3次元高分解能計測技術として大変有望ですが, 測定対象は原子であり, キャリア分布は測定できません。つまり, 3D-アトムプローブ測定で得られた情報は, 活性化と不活性化した不純物を区別することなく, その合計の分布です。不純物原子の分布とキャリア分布それぞれの情報を得るためには, 3D-アトムプローブとSSRMを組み合わせることが有効と考えられます。

また, 他の2次元キャリア分布計測手法に対して, SSRMのワイド濃度ダイナミックレンジは大きいな特徴と言えます。 $10^{15} \text{ atoms/cm}^3$ ぐらいまでのキャリア分布を観測できることから, 幅広いシリコンデバイスへの応用が可能です。さらに, 試料最表面の処理はウェットに制限されないことから, 金属, 半導体及び絶縁体などのさまざまな材料の混在する素子の試料作製は比較的簡便にでき, 今後さらに増える可能性の高い, メタルゲートやHigh-K絶縁膜などのシリコン以外の材料から作られたデバイスの評価に有効と考えられます。

一方, SSRMは加重して測定することから, 破壊測定であり, 試料最表面の原子層を測定するのは難しいと考えられます。また, 柔らかい試料表面の測定や, 試料最表面の欠陥などの情報を得ることが今後の課題だと思われる。

=====

張さん, 貴重な経験を踏まえた上での意見ありがとうございます。真空環境下での測定が, 不純物の吸着を抑制するために高分解能測定の際には有効であるわけですね。私が思うに加えて音や空気の流れによるノイズも大幅に抑えられていると思います。また, 探針を試料に押し込む圧力が重要であるということがわかりました。SSRMが測定しているのは, キャリア分布でありドーパント分布ではないということですね。

そして, SSRMは, 破壊測定であり, 試料表面を削りながら測定するために表面敏感ではないが, そのことが試料表面の前処理に神経を使わなくても良い(結局プローブで削り落とすから)ということがわかりました。

次に, 他の評価法と比べた時のSTMの長所と短所について西澤さんのお考えをお聞かせください。

西澤

図10に示すように, 原子レベルで平坦化し, かつ, 水素終端化したシリコン表面を調製することによって, STM

は、表面直下 1 nm程度の範囲に存在する個々のドーパント原子の位置を特定することができます[6][7]。さらに、ドナー原子とアクセプター原子を見分けることが可能です。このようなことができるのは、STMの優位性のひとつです。先にSTMはポテンシャルを計測していると述べましたが、個々のドーパント原子位置の検出も、活性化したドーパント原子が形成する局所ポテンシャル変化を検出しているものと考えています。一方、イオン化していない不活性なドーパント原子は、同じメカニズムでは検出されません。

3Dアトムプローブは、個々のドーパント原子の位置を3次元かつ高分解能で検出できる素晴らしい方法ですが、ドーパント原子の活性化状態はわかりません。使い方次第ですが、活性化したドーパント原子のみの位置を検出できることはSTMの優位性と思います。

さらに、STMでは個々のドーパント原子の位置と同時に、ドーパント原子が集団として形成するポテンシャル分布も同時に測定できます。このことによって、図10(c)に示すように、個々のドーパント原子の離散的な分布がつくるポテンシャル揺らぎの様子を知ることができます[6]。

また、STMではその計測原理が比較的明らかであることも優位性のひとつとして挙げられるでしょう。SPMベースの測定法の場合、探針が直接試料表面に触れるタイプのもは、その測定原理を突き詰めて考えたとき、多くの場合、探針と試料表面とのコンタクトの状況を考慮せざるを得ません。接触している探針先端と試料表面のコンタクト

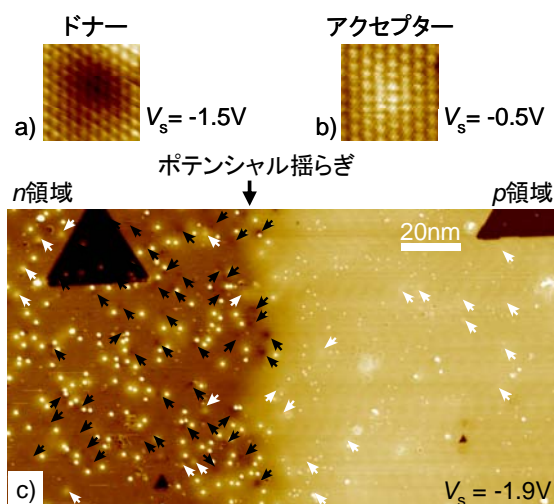


図10. ドーパント原子を観察したSTMトポグラフィック像。a) ドナー原子を捉えたSTM像。周期的な輝点の並びはSi(111)-1x1:H表面の原子配列を示しており、ドナー原子はこれに重なる暗い斑点(窪み)として観察される。b) アクセプター原子のSTM像。アクセプター原子の場合、コントラスト(凹凸)がドナーの場合と逆転する。c) pn接合領域のSTM像。ドナー濃度 2×10^{19} atoms/cm³、アクセプター濃度 1×10^{18} atoms/cm³。黒(白)矢印はドナー(アクセプター)原子の位置を示す。各場所での明るさ(高さ)はその位置でのポテンシャルを反映しており、pn接合位置の揺らぎ(ポテンシャル揺らぎ)とドナー原子の位置に相関があることがわかる。p領域のアクセプター原子位置は明瞭でないが、バイアス電圧を変えることによって白矢印の位置に存在することが確認できる。

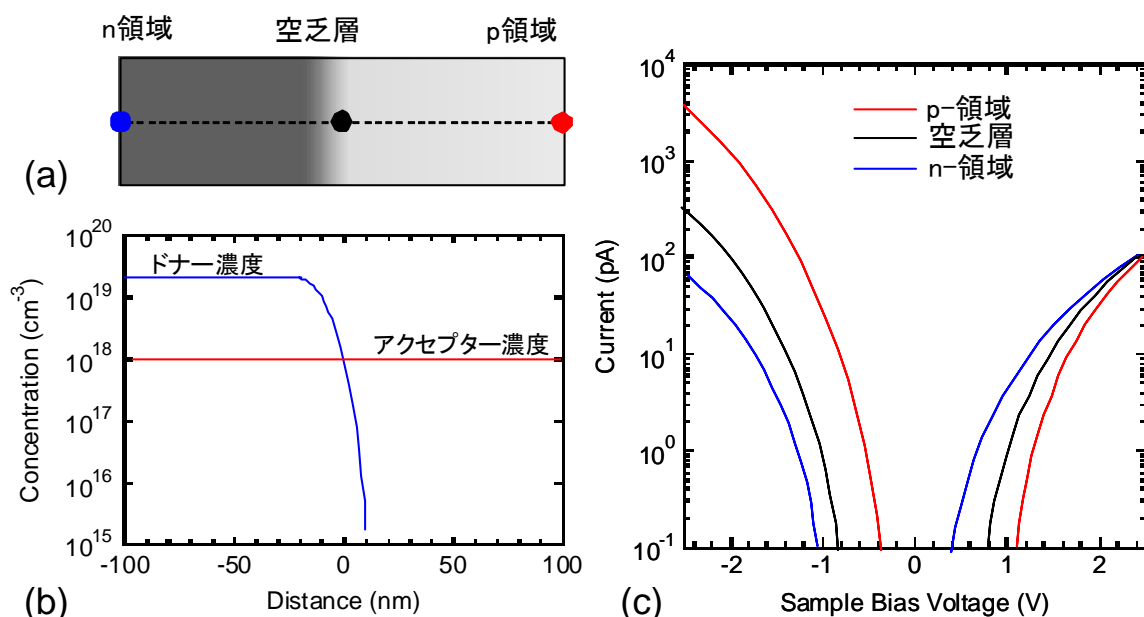


図11. pn接合領域におけるSTS測定結果の模式図。(a) ドーパント濃度の面分布。濃い灰色はドナー濃度が高いことを、薄い灰色はアクセプター濃度が高いことを示す。(b) 図11(a)の破線に沿ったドーパント濃度を示すグラフ。青の曲線はドナー濃度を、赤のラインはアクセプター濃度を示す。(c) 図11(a)の青、黒、赤の丸の位置で測定した I_t - V_s カーブの模式図。Set pointは、 $V_s = 2.5$ V、 $I_t = 100$ pAと仮定している。

の状態を知ることは困難ですので、測定データの解釈において非常に重要な部分に不明確な点が残ります。STMでは探針先端が試料に直接接触していないので、シミュレーション等を行う際にモデル化がしやすい、という特徴があります。実際、我々は先の原理に基づくシミュレータを開発していますが、シミュレーションの結果は測定結果をよく再現します。

一方、STM用試料の作製法には未だ課題があります。上記優位性を全て享受しようとする、試料表面が原子レベルで平坦、かつ、適切に終端されていることが必要になります。ここで言う原子レベルで平坦とは「十分な広さのテラスを持つステップ&テラス構造が形成されており、表面原子が周期配列している」ということです。測定試料がシリコンの場合、(111)面をフッ化アンモニウム等による異方性エッチングによって水素終端化した場合、この条件を満たすことができます。

個々のドーパント原子位置まではわからなくてもよい、という場合には、1 nm程度のラフネスを持つ表面でも測定可能です。このような表面は、任意の面方位に作製可能であり、終端化処理についても低圧酸化のような極薄酸化処理を使うことができます。平坦化の手法としては、へき開、CMPを含む機械研磨、FIB加工などがありますが、満足な結果を得るためには、試料の構造や測定目的に合わせて処理条件を模索する必要があります。条件が悪いと、表面のラフネスが大きくなる、十分に終端化されていないなどの理由により、データを得ることが難しくなります。現状、様々な試料構造に対して汎用的に用いることができる断面作製法を確立することが重要な課題のひとつです。

=====

STMが捕らえているのは活性化したドーパントの作るポテンシャルの変化であるということですね。触針SPMではコンタクトの状態によって結果が変わる恐れがあるが、非接触のトンネル電流を測定する方法は、その心配が要らないということですね。確かに張さんもコンタクト状態の重要性についてお話されていますよね。

文献[6][7]を見ると、原子の違いが見えていますね。初めて見ました。正直すごいです。また、矢印のある原子の周辺の原子までその影響が見えてぼんやりと他箇所と違ったようになっていきますねこれはドーパントの存在が周辺数原子まで影響を与えていることが見えてるのですかね。もしそうなら、注入されたイオンの分布が特性のばらつきに与える影響を調べる際に有用ですね。また、実デバイスへの適用を考えると文献[6][7]の多くのSTMデー

々に観察されている正三角形のエッチピットが見たいところに有ったら困るなって感じを受けました。これは、前処理の最適化が必要なのでしょうね。

どうもありがとうございました。

STMやSSRMにより、p型領域とn型領域の判別の可否と、空乏層がどのように見えるのか、それらを像として直接区別することは可能なのでしょうか？また、注入されているが活性化していない状態でシリコン中に存在しているドーパントは、どのように見えるのかについて教えてください。

まずは、張さんSSRMの場合はどうでしょうか？

張

pn接合がp型領域とn型領域の間の最も抵抗の高い境界線を表しているため、ナノスケールの抵抗分布を計測しているSSRMを用いてpn接合を鮮明に識別することが可能です。例として、図9をご覧ください。図9(a)に示すように、ソース/ドレインとウェル(基板)との間に、pn接合が高抵抗境界線として明瞭に観察されています。また、図9(b)のcontour mapに示すように、ソース/ドレインの下に高抵抗のpn接合空乏層が広がっていることがわかります。また、あらかじめ、デバイスの構造情報がわかれば、例えば、nMOSFETなのか、pMOSFETなのか、SSRM像からn型領域とp型領域を区別することが可能です。しかし残念ながら、構造も濃度もまったく未知なデバイスの場合には、SSRMだけではn型とp型を区別することができません。

一方、活性化していない状態の不純物はキャリア濃度に寄与しないため、SSRMからは活性化していない不純物の情報を直接得ることは難しいです。その場合、SIMSや3Dアトムプローブのような、活性化していない不純物も含めた不純物分布を直接計測できる技術と組み合わせることで評価することが有効と考えられます。

=====

次に西澤さん、STMの場合どうでしょうか？

西澤

STMというと、STM像測定とSTS法のみを思い浮かべるかもしれませんが、各種変調を与える測定法やデータ処理法を含めれば、STMには多くの測定モードがあるため、この問いに一般論としてお答えすることができません。ここでは、STS測定とCITS (Current Imaging Tunneling Spectroscopy)法を例にお答えしたいと思います。

pn接合を持つ試料について言えば、STMを用いてp型領域とn型領域を判別することは簡単です。図12は、左側

がn領域、右側がp領域であるようなpn接合構造について、接合を横切るラインに沿って I_t - V_s カーブを測定した結果の模式図を示します。ここでは、 $V_s = 2.5$ V, $I_t = 100$ pA という正の試料電圧でのセットポイント(フィードバック条件)を仮定しています。

このとき、測定位置がn領域からp領域へ移動すると、 I_t - V_s カーブは徐々に正の試料電圧方向にシフトし、さらに、負のバイアス電圧範囲での電流値が次第に大きくなります。このような I_t - V_s カーブの変化から、p型領域とn型領域を判別できます。実際の測定結果については、文献[6]を参照していただきたいと思います。

一方、図11(c)を見ると、p型領域とn型領域を判別するには I_t - V_s カーブ全体を見る必要は無く、適当な負のバイアス電圧(例えば $V_s = -2.5$ V)での電流値を見ることで十分であることがわかります。これを行うのがCITS法です。CITS法とは、測定領域中の各測定点において、あるセットポイント(例えば $V_{s0} = 2.5$ V, $I_{t0} = 100$ pA)でフィードバックをかけて探針-試料間距離 d を決め、 d を固定したまま別のバイアス電圧(例えば $V_{s1} = -2.5$ V)でのトンネル電流 I_{t1} を計測し、マッピングするという方法です。

図12(a)に、その測定結果の模式図を示します。この結果は、n領域からp領域に向かって、トンネル電流 I_{t1} が空乏層内で単調に増加している場合を示しています。一方、セットポイントの値や、 V_{s1} の条件、さらには探針の仕事関数等の条件によっては、図12(b)に示すように、空乏層内で I_{t1} の値が極小を持つ場合があります。このような例は、文献[8]に報告されています。このとき、極小が現れる位置は、電気的接合位置に一致しているとされています。極小が現れる位置が電気的接合位置に一致するメカニズムについては、文献[9]を参照して下さい。

注入されているが活性化していないドーパントは、これまでに説明したメカニズムでは検出されないであろうこ

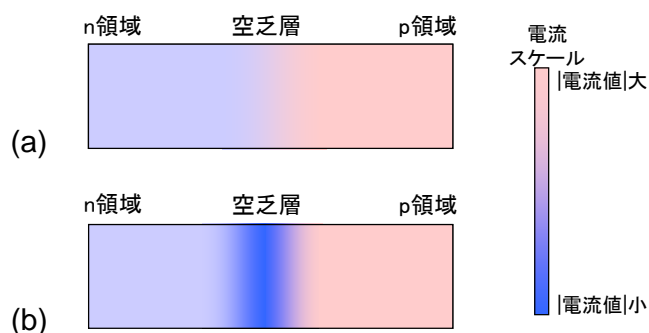


図12. pn接合領域におけるCITS測定結果を示す電流マップの模式図。(a)測定条件が、図11と同じであると仮定した場合の電流マップ。空乏層内で電流が単調に変化する。(b)空乏層内で電流値が極小を持つ場合の電流マップ。

とはすでにお答えしていますが、一点付け加えさせていただきます。もし、被測定表面が原子レベルで平坦であり、活性化していないドーパント原子が測定表面、または測定表面の一原子層下に存在したとすると、STMでは、表面電子状態の変化として活性化していないドーパント原子を検出できる可能性があります。

=====

明確にp領域、n領域が区別でき、空乏層の分布まで可視化できるとデバイス設計上非常に有用なフィードバックがかかると考えられます。原子レベルで平坦水素終端面が比較的簡単に出来る(111)面のデータでとても魅力的な結果だなんて思いますが、実際デバイスで最も気になる(110)面や(100)面でどこまでの評価ができるかが実用現場では重要なのでしょうか。活性化していないドーパント原子を捕らえるのなら活性化アニール前のシリコンを用いればいいのでしょうか、ドーパント量が多いと注入時にシリコンが非晶質化していますから清浄表面の作成が肝になりそうですね。

近年は、PMOSもNMOSもトランジスタに歪をかけて移動度をあげることが一般的になっていますが、歪がかかった状態で、測定を行えば、結果にどのような影響が出るかと考えましょうか？もちろん断面を出した段階で試料表面の歪が開放されているということも十分考えられますが。

まずは、張さん、SSRMの場合いかがでしょうか？

張

SSRMで得られる情報は抵抗率に依存していますが、キャリア濃度以外に、移動度の情報も含まれます。同じドーピング濃度と活性化条件のプロセスにおいては、不純物やキャリア濃度が基本的に同じであると考えられます。歪がかかった状態とかかかってない状態では、原理的に移動度の違いが考えられます。移動度変化の程度にもよりますが、原理的には、同じキャリア濃度の場合、SSRMは移動度の変化から歪の度合いを評価できる可能性があり、今後の検討課題だと思います。

=====

張さんどうもありがとうございます。SSRMで移動度の変化が捉えられるという話は、初耳です。このことは抵抗が低いほうがキャリアの散乱が小さく低抵抗になるという理解でよいのでしょうか？また、結果から移動度の変化とキャリア濃度変化を切り分けるのが難しそうですね。

西澤さん、STMの場合どうでしょうか？

西澤

トランジスタに歪をかけると有効質量やバンドギャップが変化するわけですから、STMの測定結果にその影響が現れるものと考えられます。我々のグループでは、STMによるポテンシャル計測とともに顕微ラマン測定によるデバイス中の応力分布測定を行っておりますので、将来的には顕微ラマン測定とSTM測定を組み合わせることによって、ポテンシャル計測における歪の影響の見積もりを行うことが必要であると考えています。

=====

どうもありがとうございます。確かに、西澤さんのところでは、ラマンによる歪測定と、STMによるドーパント分布の計測を高いレベルで行っているグループですので歪がSTM測定結果に与える影響を調べるのについてつけのところですね。ドーパントと歪の分布という複雑なパラメータをうまく切り分けられるといいですね。是非、歪がシリコンの電子状態に与える影響を研究されて、産業界に役立つデータお出しただけですことを期待しております。

SSRMやSTMでデバイス断面を露出してドーパントプロファイルを可視化する際に、必要とされる試料厚は、最低どのくらい必要でしょうか？またプローブが接触している表面からどのくらいの深さが、結果に影響を与えるのでしょうか？これは、最近の孤立トランジスタは、奥行きが100 nm以下になっており、FIB等で薄片化ができ、サンプリングができれば所望のプロファイルを得ることができるのかという疑問に立った質問です。また、100 nm以下の薄片が切り出せてもその中でもその分布は必ずしも均一ではないためです。要は不良解析への適用可能性についてどのようにお考えでしょうかということですね。

まずは張さん、SSRMIによる単体トランジスタの不良解析への適用性についてお考えをお聞かせください。

張

通常の研磨法で作製された試料は、断面から電極までの距離は数 μm ～数百 μm が報告されています。研磨による断面出しでは、1 μm 以下の試料厚さの制御は技術的に困難です。一方、幅Wの狭い微細な素子の場合、FIBによる薄片試料作製が必要になってきます[10]。前述の様に、空間分解能はプローブの有効先端半径に依存していますので、測定横方向に加えて、深さ方向の分解能もプローブ有効先端半径に依存すると思います。また、どこまでの深さ情報が測定されているかはプローブに加える加重(針圧)にも依存しますので、深さ情報を一概に判断することは難しいです。プローブ有効半径が数ナノメートル

以下を想定した場合、100 nm以下の薄片試料においても、十分分析可能です。私達はFIB技術を用いたフルピックアップ(PU)法により、微細素子及び特定箇所におけるSSRM分析を可能にしました[10]。この特定箇所SSRM分析技術は故障解析のみならず、ナノデバイスにおける物理現象への理解の一翼を担うと期待を膨らませています。

=====

SSRMIによって単体のトランジスタの不良解析を行うのは、容易ではないけれど、FIBなどを用いた試料作りを工夫することにより、孤立トランジスタの不良解析が可能であるということですね。

それでは西澤さん、STMによる単体トランジスタの不良解析への適用の可能性に関するお考えをお聞かせください。

西澤

先に述べたように、STM測定を行う際、探針と試料の間に印加したバイアス電圧によって試料表面にバンドベンディングが生じます。これを探針誘起バンドベンディング(TIBB)と呼びますが、STMでは、このTIBBが生じる深さの範囲の情報を拾っていると考えられます。TIBBの生じる深さは、ドーパント濃度によって変化し、 10^{19} atoms/cm³のオーダーでは数nm程度ですが、ドーパント濃度が小さい場合や空乏層内ではより深くなります。例えば、n側の濃度が 10^{19} atoms/cm³オーダー、p側の濃度が 10^{18} atoms/cm³オーダーのpn接合を考えたとき、その空乏層内のTIBB深さは、最大数十nmのオーダーになります。

TIBBの範囲内でドーパント濃度に分布がある場合や、そもそも測定試料の厚さがTIBBの範囲よりも薄い(SOI基板の測定など)場合には測定結果が変わってくる考えられるので、データを単純に解析することはできないでしょう。しかし、試料の構造を正確に取り込んだシミュレーションを行うことで解析が可能になると考えています。STMの配置はMIS構造と同じですから、原理的にMOSFETの解析に用いるデバイスシミュレータ(TCAD)と同じ方法で計算を行うことが可能です。

=====

STMの場合は、試料の厚さとTIBBの深さを考慮し、デバイスシミュレータの結果を熟考すれば、故障解析にも適用できる可能性があるということでしょうか。

いずれにしても、SPM系の解析は高集積化した孤立トランジスタのドーパント分布の評価を行うことができるが、

試料作成にひと工夫必要であるということですね。

SSRMはSCMと同様に、探針の形状、材料、測定方法(針圧)によって、測定結果(分解能や誤差)が変わると思うのですが、再現性よく、かつ分解能(1 nm)を高精度に維持するために、探針の材料、先端形状の加工などに関して、どのような点で注意を払われているのか可能な範囲で教えてください。

張

原理的にはSSRMは加重して測定するモードなので、一定の針圧を加えることが必要です。しかし、必要以上に加重してしまうと、接触面積を増やし、試料の深さ方向へダメージを与えますので、適正な針圧をチューニングする必要があります。その適正な針圧は、デバイス構造や材質などに依存しますので、デバイス毎にチューニングすると良いでしょう。私達は市販のダイヤモンドコーティングプローブを使用していますので、プローブの加工をした経験はありません。IMECのグループはモールド法により形成された特製プローブを用いて大気中SSRM測定を行い、市販のプローブより良い結果が得られると報告していますが[2]、その特製プローブは入手できないため、私達は真空中も含めて、市販のプローブとの比較評価はできていません。

=====

測定するデバイスや測定場所あるいは探針毎に、針圧などのチューニングが必要というわけですね。測定技術としては奥深いものがありますね。

いろいろなところから報告されている論文等のデータを見るとときに注意すべき点や正誤を判定するポイントのようなものはありますか？また、可能な範囲で試料作成の際に注意すべき点があれば教えてください。

まずは張さん、SSRMの報告例を見る時のポイントについて教えてください。

張

シリコンデバイスを評価する場合、シリコンの中で、特に浅いpn接合の深さをどのぐらい正しく評価できるかが、一つの重要な指標になります。また、標準試料を用いた濃度換算も感度の指標になります。SSRMの中で閉じた話ではなく、構造の良くわかっているデバイスを標準試料に用いて、TCADIによるシミュレーション計算結果とSSRM実測値を比較することは有効と考えられます。試料作製に関してですが、SSRM測定には試料側に電極を形成する

必要があります。また、AFM測定に耐えられる平坦な断面が必要になります[3][4]。デバイス構造や寸法によって、試料作製の難しさも変わりますので、測定結果を見ながら、そのデバイスの測定に適した試料作製法を工夫する必要があります。

=====

どうもありがとうございます。AFM測定に耐えられる試料断面を露出する技術と電極形成技術が重要で、測定結果とTCADIによる計算結果を比較しながら、試料作成法を工夫する必要があるということですね。

続いて西澤さん、STMの報告例を見るときのポイントについて教えてください。

西澤

これはSTMに限ったことではありませんが「ドーパント分布を測定する」という場合、3DアトムプローブやSIMS以外の手法は「ポテンシャルや電荷密度といった、ドーパント濃度の関数となる物理量を測定し、これをドーパント濃度に換算する」という過程を経ます。ポテンシャルや電荷密度は、測定条件によっては大きく擾乱されるので、生データを解釈する場合にはこの点を考慮しておく必要があると思います。

試料作製については、特に断面を測定する場合「測定断面に電氣的にアクティブな欠陥が形成されていないか」という点に注意する必要があります。例えば、FIB等で断面作製を行うと、加工表面にアモルファスレイヤーが形成されるだけでなく、アモルファスレイヤーの下にも欠陥が導入されている可能性がありますし、CMPにより作製した断面にも欠陥が導入されている可能性があります。このような欠陥を十分に除去した上で測定を行うことが必要と考えています。

=====

STMの場合、測定条件によって結果が大きく変わることですね。これは、測定者が十分な経験を持ち、目的に合わせた条件をチューニングできない機関による報告結果には注意が必要ということですね。また、試料作成による原子レベルの欠陥が結果に大きな影響を与える場合があるので原子レベルで欠陥のない試料作成技術が必要ということですね。いずれにしても試料作成も測定もノウハウの塊のように感じます。素人が簡単に手を出せないのでしょうか。

ロードマップにはまだまだ微細化が進むことが、明記されていますが、現在のSPMIはどの世代まで有用なデータ

を出し続けることができるとお考えでしょうか？またさまざまな技術革新や工夫によって原理的には、どの世代まで有効性を示し続けられるとお考えでしょうか？将来性に関する忌憚りの無い御意見をお聞かせください。

まずは、張さんSPMの将来展望に関する見解をお聞かせください。

張

LSIデバイスの進化が速く、分析や計測技術の開発は付いて行けていないと思っています。とりわけSPMベースの評価技術は基礎研究レベルの報告が多いのですが、産業界のニーズに応える研究開発は遅れを取っていると感じています。近年、デバイスサイズが100 nm以下の領域に突入し、ナノスケールで電気特性を評価する手段が限られてきている上、デバイス試作にも莫大なコストがかかるようになりつつあります。そこで、SPMを用いた電気的特性評価が徐々に有効性と必須性が認識され、故障解析のみならず、プロセス開発の段階から、SPM技術を駆使して、デバイス開発をサポートすべく、SPM技術者とプロセス開発技術者の会話が活発になってきている気がします。他の研究と同じように、リソースと資金が付けば、SPM技術の進展も速くなると思います。研究人口が増えれば、技術革新や工夫も今まで以上に生まれやすくなると思います。また、SPM技術はもともと原子レベルの計測を得意としていますので、LSIのスケーリングはもちろん、ナノデバイスやポストシリコンデバイスの開発には、ますます重要な役割を果たすことになると期待しています。

最後になりますが、東芝で開発している高分解能SSRM技術は多くの方の共同作業による成果です。私は主に測定を担当していますが、試料作製やTCADシミュレーション、そしてデバイス解析の様々の専門家が一堂して知恵を集結した結果、短時間でSSRM評価技術を立ち上げました。この場をお借りして、東芝セミコンダクター社や研究開発センターの関係者各位に御礼申し上げます。

=====

微細化とともにデバイス開発現場と、SPM測定者がより密接にかかわり続ける必要性が増してきたということですね。そしていっそうの開発費をかければSPMそのものは更なる発展を遂げるポテンシャルを十分持っているということですね。

西澤さん、SPMの将来性についてどのようにお考えをお聞かせください。

西澤

ITRSロードマップ2009では、2D/3Dドーパント分布計測法に対する2016年までの要求値が示されており、2016年での値は、「1.8 nm/decadeの濃度変化をもつドーパント濃度分布を空間分解能1.8 nm, 2 %の精度で測定すること」となっています。空間分解能の定義が不明確ですので定量的な議論ではありませんが、STMの空間分解能はこの要求を十分に満たせるように思います。一方、濃度の定量性についてはまだまだ改善が必要です。今後、シミュレーションの技術を発展させ、十分な定量性をもつ計測法へと進化させて行きたいと思っています。

現在のSPMがどの世代まで通用するか、という問いにお答えすることは非常に困難です。現在でさえ、ITRSロードマップに示されるスペック全てを満たすドーパント分布計測法は存在しないという、今後は、新たな材料や構造がデバイスに導入されてゆくため、試料作製がさらに困難になると考えられるからです。今後は、SPMの測定限界というよりも、試料作製が困難という理由でSPMが通用しなくなるかもしれません。

STMIについて言えば、デバイスがSOI基板上に作製されるようになると、測定が非常に困難になります。なぜなら、探針をアプローチできる場所が極狭い場所に限定されるようになるからです。このような場合を想定して、我々は、金属探針を用いたノンコンタクトAFMを使って被測定領域を探しだし、被測定領域でSTM(のような)測定を行う技術を開発しています。この手法で得られたデータは、現在開発しているSTMシミュレータを進化させることによって解析できるようになるでしょう。

=====

空間分解能だけを考えるとSTMの能力はITRS2009に記載されている2016年までは十分要求を満たせるが、定量性などまだまだ課題を解決する必要性があるということですね。また、試料作成技術の壁が大きく立ちはだかることが予想され技術革新が必要ということですね。また薄膜SOIは、難しいということが判りました。

今回の議論を元にSSRMとSTMの特徴を表1にまとめておきました。これをもって本サロンのまとめに変えさせていただきます。

本日はお忙しいなかいろいろと御教授いただきありがとうございます。ございましたSSRM及びSTMでトランジスタ内の不純物の2次元プロファイルを得る原理、可能性などいろいろなことが理解できました。これからもTSC計測分析技術編集委員会をサポートいただけますようよろしくお願いいたします。

最後に、張さん、西澤さんの今後の活躍を期待しております。

ます。これからも先端的な研究を行って頂き、魅力的なデータを公開して頂くことを心から期待しております。

■参考文献

- [1] <http://www.itrs.net/Links/2009ITRS/Home2009.htm>
- [2] D. Alvarez, J. Hartwich, M. Fouchier, P. Eyben, and W. Vandervorst ; Appl. Phys. Lett. Vol. 82, 1724 (2003).
- [3] L. Zhang, K. Ohuchi, K. Adachi, K. Ishimaru, M. Takayanagi and A. Nishiyama ; Appl. Phys. Lett., Vol. 90, 192103 (2007).
- [4] Li Zhang, Hiroyoshi Tanimoto, Kanna Adachi and Akira Nishiyama ; Electron Device Letters, Vol. 29, no.7, 799 (2008).
- [5] 張利 ; 顕微鏡, Vol. 44, no.3, 161 (2009).
- [6] M. Nishizawa, L. Bolotov and T. Kanayama ; Appl. Phys. Lett., 90, 122118 (2007).
- [7] M. Nishizawa, L. Bolotov, T. Tada and T. Kanayama ; J. Vac. Sci. Technol. B24, 365 (2006).
- [8] Hidenobu Fukutome, Takayuki Aoyama and Hiroshi Arimoto ; Jap. J. Appl. Phys. 44, 2395 (2005).
- [9] N. D. Jäger, M. Marso, M. Salmeron, E. R. Weber, K. Urban, and Ph. Ebert ; Phys. Rev. B 67, 165307 (2003).
- [10] L. Zhang, M. Saitoh, A. Kinoshita, N. Yasutake, A. Hokazono, N. Aoki, N. Kusunoki, I. Mizushima, M. Koike, S. Takeno, and J. Koga ; IEDM Tech. Dig., 35 (2009) .

表1 SSRMとSTMの特徴.

	SSRM	STM
検出している情報	広がり抵抗値。 探針と試料間にバイアスを印加した時の電流から抵抗を計測。	表面ポテンシャル。ドーパント濃度により表面ポテンシャルが変化することで生じるトンネル電流の変化。
得られる情報	キャリア濃度分布。	ポテンシャル分布。ドーパント原子位置。
空間分解能	1nm程度。	1nm程度。(通常)原子識別。(原子レベルの平坦度で水素終端)
長所	<ul style="list-style-type: none"> ・特別な試料表面処理不要。 ・広いダイナミックレンジ。 ・基本的に真空不要。(高分解能化には高真空が必要。) 	<ul style="list-style-type: none"> ・測定原理が明確。 ・ドナー原子とアクセプタ原子を区別可。 ・原子レベルの分解能。(試料作成が重要。)
短所	<ul style="list-style-type: none"> ・破壊測定(試料表面を削る)。 ・探針-試料間のコンタクトが肝。 ・未知デバイスではp型とn型の区別は付かない。 	<ul style="list-style-type: none"> ・超真空下での計測。 ・原子レベルで平坦な表面露出技術が必要。 ・ただし、ドーパント原子検出が必要でない場合は原子レベルでの平坦表面は必要ない。
歪の解析の可能性	原理的に可能性有。今後の検討事項。	原理的に可能性有。実験的には未確認。
故障解析への応用	FIBピックアップ法により、特定不良箇所の解析が可能。	試料がサンプリングできればシミュレータを併用して可能。
SPMの将来性	<ul style="list-style-type: none"> ・プロセス開発者とSPM測定者のコミュニケーションが重要。 ・SPMは、進化し今後のデバイスにも適用可能。 ・SPMによるデバイス評価は試料作製技術次第。 ・シミュレータを併用して真の姿を推定することが不可欠。 	

■用語解説

SPM (Scanning Probe Microscope)

走査型プローブ顕微鏡。

トンネル電流 (Tunnel Current)

金属探針と試料間にバイアス電圧を印加した状態で、探針・試料間距離をnmオーダーまで近づけると、量子力学的な効果によって電子がポテンシャル障壁を飛び越えて探針試料間を移動する。これをトンネル効果と言い、このとき流れる電流をトンネル電流という。一般的に距離 S を隔てて置かれた金属探針と試料間に流れるトンネル電流 J_T は以下のように表される。

$$J_T \propto \exp(-A \varphi^{1/2} S)$$

ここで φ は金属探針と試料間隔のポテンシャル障壁高さ A は定数で $1.025 \text{ \AA}^{-1} \text{ eV}^{-0.5}$ 。

MIS構造 (MIS structure)

金属 (Metal)- 絶縁体 (Insulator)- 半導体 (Semiconductor) という構造。

価電子帯 (Valence band)

絶縁体や半導体において、価電子によって満たされたエネルギーバンドのこと。

伝導帯 (Conduction band)

固体内の部分的に満たされているエネルギー帯でその中は電子が自由に動くことができる。半導体では、伝導帯は、価電子帯の上にあるエネルギー帯で、熱や光による励起によりキャリアが注入されると電流を流すことができる。

フェルミ準位 (Fermi Level)

フェルミ分布において、電子の存在確率が1/2になるエネルギー準位。電子によって占められている最も高いエネルギー準位とその一つ上の準位の中間にある。

3D-アトムプローブ (3-dimensional atom probe)

三次元アトムプローブ。

詳細は「基本分析技術一覧」を参照。

<http://www.tsc-web.jp/map/pdf/3DAP.pdf>

SIMS (Secondary Ion Mass Spectrometry)

二次イオン質量分析法。

詳細は「基本分析技術一覧」を参照。

<http://www.tsc-web.jp/map/pdf/SIMS.pdf>

CMOS (Complementary Metal Oxide Semi-conductor)

相補型金属酸化膜半導体。

Haloドーパント注入 (Halo impurity implant)

微細MOSFETでソースとドレイン間のリーク電流を効率的に抑制する手法で、チャンネル領域と同じ種類のドーパントをソースとドレインの先端部にのみ注入する。

構造図：<http://blog.goo.ne.jp/takekih/e/1cef7b7ee846dd73a807c0f4857aab72>

Debye長 (Debye length)

半導体内は、プラスとマイナスのチャージが存在しており、デバイ長より大きいと中性とみなせデバイス長より小さいとプラス-マイナスが分離して見える(電荷を区別できる)。

FIB (Focused Ion Beam)

収束イオンビーム。

詳細は「基本分析技術一覧」を参照。

<http://www.tsc-web.jp/map/pdf/FIB.pdf>

SCM (Scanning Capacitance Microscope)

走査型容量顕微鏡。

詳細は「基本分析技術一覧」を参照。

<http://www.tsc-web.jp/map/pdf/SCM.pdf>

IMEC (Interuniversity Microelectronics Center)

ベルギーのフランダース州ルーベン市にある欧州の独立研究機関。1984年の設立以来、マイクロエレクトロニクス、情報通信システム、ナノテクノロジーなどの分野で専門的な研究が進められている。

TCAD (Technology Computer Aided Design)

半導体におけるプロセスおよびデバイス特性のシミュレーションツール。回路シミュレータもTCADとして含む場合もある。

SOI (Silicon on Insulator)

絶縁膜上に形成した単結晶シリコンを基板とした半導体、および半導体技術。